

ГОУ ВПО Российско-Армянский (Славянский) университет

Утверждено
Директор Института 
«30» 04 2025, протокол № 05



УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Наименование дисциплины: «Проектирование цифровых интегральных схем»

Автор (ы) К.т.н. Бабаян Давид Робертович

Ф.И.О, ученое звание (при наличии), ученая степень (при наличии)

Направление подготовки: 11.03.03 «Конструирование и технология электронных средств»

Наименование образовательной программы «Микроэлектронные схемы и системы»

Согласовано:

И.о. зав. Кафедрой Микроэлектронных схем и систем

Меликян В.Ш.



(подпись)

1. АННОТАЦИЯ

1.1. Краткое описание содержания данной дисциплины;

Изучение основ проектирования, анализа и моделирования цифровых интегральных схем, изучение методов проектирования, анализа и моделирования комбинационных и последовательных цифровых логических схем, приобретение навыков проектирования цифровых схем с помощью современных программных инструментов.

1.2. Трудоемкость в академических кредитах и часах, формы итогового контроля (экзамен/зачет); **144ч. лек.32ч., лаб. 32ч.СР 44, з.е.4, экзамен 36ч.**

1.3. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Курс «Проектирование цифровых интегральных схем» тесно взаимосвязан с такими дисциплинами специальности «Конструирование и технология электронных средств», как «Электротехника и электроника», «Схемо- и системотехника электронных средств», «Логическое проектирование электронных средств», «Синтез и оптимизация цифровых интегральных схем».

1.4. Результаты освоения программы дисциплины:

Код компетенции (в соответствии рабочим с учебным планом)	Наименование компетенции (в соответствии рабочим с учебным планом)	Код индикатора достижения компетенций (в соответствии рабочим с учебным планом)	Наименование индикатора достижений компетенций(в соответствии рабочим с учебным планом)
ОПК-4	Способен применять современные компьютерные технологии для подготовки текстовой и конструкторско- технологической документации с учетом требований нормативной документации	ОПК-4.1	Знает современные интерактивные программные комплексы для выполнения и редактирования текстов, изображений и чертежей
		ОПК-4.2	Умеет использовать современные средства автоматизации разработки и выполнения конструкторской документации
		ОПК-4.3	Владеет современными программными средствами подготовки конструкторско- технологической документации

ОПК-5	Способен разрабатывать алгоритмы и компьютерные программы, пригодные для практического применения	ОПК-5.1	Понимает принципы построения алгоритмов и компьютерных программ, пригодных для практического применения
		ОПК-5.2	Умеет на основе алгоритмов применять языки программирования для создания компьютерных программ
		ОПК-5.3	Владеет навыками программирования, отладки и тестирования компьютерных программ
ПК-4	Способен разработать топологические описания на основе полученного списка цепей с учетом набора ограничений	ПК-4.1	Знает разработку плана кристалла, размещение блоков
		ПК-4.2	Умеет разработать топологические описания на основе полученного списка цепей
		ПК-4.3	Владеет осуществлением детальной трассировки СнК

2. УЧЕБНАЯ ПРОГРАММА

2.1.Цели и задачи дисциплины

Изучение основ проектирования, анализа и моделирования цифровых интегральных схем, изучение методов проектирования, анализа и моделирования комбинационных и последовательных цифровых логических схем, приобретение навыков проектирования цифровых схем с помощью современных программных инструментов.

2.2.Трудоемкость дисциплины и виды учебной работы (в академических часах и зачетных единицах) *(удалить строки, которые не будут применены в рамках дисциплины)*

Виды учебной работы	Всего, в акад. часах	Распределение по семестрам					
		— сем	— сем	— сем	— сем.	— сем	— сем.
1	2	3	4	5	6	7	8
1.Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	144/4кре дит				144	144	
1.1. Аудиторные занятия, в т. ч.:	64				80	64	
1.1.1.Лекции	32				48	32	
1.1.2.Лабораторные работы	32				32	32	
1.2. Самостоятельная работа, в т. ч.:	44				28	44	

Итоговый контроль (Экзамен, Зачет, диф. зачет - указать)	36				36	36	
--	----	--	--	--	----	----	--

2.3. Содержание дисциплины

2.3.1. Тематический план и трудоемкость аудиторных занятий (модули, разделы дисциплины и виды занятий) по рабочему учебному плану

Разделы и темы дисциплины	Всего(а к. часов)	Лекции(ак. часов)	Лаб. (ак. часов)
1	2	3	4
Раздел 1. Последовательностные цифровые схемы: триггеры, регистры, счетчики	52	26	26
Тема 1.1. Логические элементы (логическое умножение, И), дизъюнкция (логическое сложение, ИЛИ), отрицание (НЕ) и сложение по модулю 2 (исключающее ИЛИ)	2	2	
Тема 1.2. Классификация триггеров. Управляемые фронтом и спадом синхросигнала триггеры. Тестируемые триггеры.	4	2	2
Тема 1.3. D-триггер, JK-триггер, T-триггер.	8	4	4
Тема 1.4. Назначение регистров. Типы регистров: буферные, сдвигающие, с управляемым направлением сдвига, с параллельным вводом, кольцевые.	8	4	4
Тема 1.5. Формирование псевдослучайной двоичной последовательности. Счетчики импульсов и делители частоты.	8	4	4
Тема 1.6. Асинхронные и синхронные счетчики. Счетчики как делители частоты.	4	2	2
Тема 1.7. Счетчики на основе сдвигающих регистров: кольцевые счетчики и счетчики Джонсона.	6	2	4
Тема 1.8. Передаточный вентиль (TransmissionGate). Проектирование триггеров и защелок на транзисторном уровне. D-защелка на основе TG.	8	4	4
Тема 1.9. D-триггер по схеме Master-Slave на основе TG.	4	2	2
Раздел 2. Арифметические устройства	12	6	6
Тема 2.1. Одноразрядные полусумматоры и полные сумматоры.	4	2	2

Тема 2.2. Многоразрядные последовательные и параллельные сумматоры. Схемы ускоренного переноса.	4	2	2
Тема 2.3. Сложение и вычитание двоичных чисел со знаком. Схема умножения многоразрядных двоичных чисел.	4	2	2
Итого	64	32	32

2.3.2. Краткое содержание разделов дисциплины в виде тематического плана

Основные разделы:

Раздел 1. Последовательностные цифровые схемы: триггеры, регистры, счетчики.

Раздел 2. Арифметические устройства.

Раздел 1. Последовательностные цифровые схемы: триггеры, регистры, счетчики.

Тема 1.1. Логические элементы (логическое умножение, И), дизъюнкция (логическое сложение, ИЛИ), отрицание (НЕ) и сложение по модулю 2 (исключающее ИЛИ)

Тема 1.2. Классификация триггеров. Управляемые фронтом и спадом синхросигнала триггеры. Тестируемые триггеры.

Тема 1.3. D-триггер, JK-триггер, T-триггер.

Тема 1.4. Назначение регистров. Типы регистров: буферные, сдвигающие, с управляемым направлением сдвига, с параллельным вводом, кольцевые.

Сдвигающие регистры: преобразование последовательного кода в параллельный, сдвиг влево и вправо. Универсальный сдвигающий регистр. Устройства комбинационного сдвига на заданное число разрядов (barrelshifters).

Тема 1.5. Формирование псевдослучайной двоичной последовательности.

Счетчики импульсов и делители частоты.

Тема 1.6. Асинхронные и синхронные счетчики. Счетчики как делители частоты.

Построение счетчиков с заданным коэффициентом деления, с предварительной установкой состояния и с управляемым коэффициентом пересчета.

Тема 1.7. Счетчики на основе сдвигающих регистров: кольцевые счетчики и счетчики Джонсона. Линейные сдвигающие регистры с обратной связью (LFSR Галуа и Фибоначчи) – генераторы псевдослучайных последовательностей.

Тема 1.8. Передаточный вентиль (TransmissionGate). Проектирование триггеров и защелок на транзисторном уровне. D-защелка на основе TG.

Тема 1.9. D-триггер по схеме Master-Slave на основе TG.

Раздел 2. Арифметические устройства.

Тема 2.1. Одноразрядные полусумматоры и полные сумматоры.

Тема 2.2. Многоразрядные последовательные и параллельные сумматоры. Схемы ускоренного переноса.

Тема 2.3. Сложение и вычитание двоичных чисел со знаком. Схема умножения многоразрядных двоичных чисел.

2.3.3. Краткое содержание семинарских/практических занятий/лабораторного практикума

Темы лабораторных работ

1. Элементы анализа и синтеза цифровых комбинационных схем.
2. Основные элементы цифровой логики и синтез комбинационных схем.
3. Измерение параметров цифровых интегральных схем и исследование формирователей импульсов на их основе.
4. Триггерные схемы.
5. Регистры.
6. Счетчики и делители частоты.
7. Цифроаналоговые преобразователи. Схемы ОЗУ

2.3.4. Материально-техническое обеспечение дисциплины

Лабораторные работы проводятся в учебном департаменте Синописис Армения.

Лаборатория обеспечена компьютерами, в которых установлено необходимое программное обеспечение фирмы Синописис для симуляции и синтеза цифровых устройств – VCS-симулятор, Design Compiler, Formality, CustomDesigner, Hspice, StarRC.

2.4. Модульная структура дисциплины с распределением весов по формам контролей

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
Вид учебной работы/контроля	M1	M2	M3	M1	M2	M3		
Контрольная работа			1			1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							1	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								0.5
Экзамен(оценка итогового контроля)								0.5
			$\Sigma = 1$			$\Sigma = 1$	$\Sigma = 1$	$\Sigma = 1$

3. Теоретический блок

3.1 Материалы по теоретической части курса

3.1.1. Учебники

1. Ch. Hawkins, J. Segura, P. Zarkesh-Ha “CMOS Digital Inegrated Circuits: A First Course”, SciTech publishing, 2012
2. M. Mano, M. Ciletti “Digital Design: With an Introduction to the Verilog HDL”, Prentice Hall, 5 edition, 2012
3. R. Morrison “Digital Circuit Boards: Mach 1 GHz”, Wiley, 1 edition, 2012
4. K. Yeap “Fundamentals of Digital Integrated Circuit Design”, AuthorHouse, 2011
5. J. M. Rabaey, A. Chandrakasan, B. Nikolic “Digital Integrated Circuits”, Prentice Hall, 3 edition, 2008
6. J. Walkerly. Digital Design Principles and Practices. Prentice Hall, 4 edition, 2006
7. А.К. Туманян “Основы цифрового проектирования с использованием языка Verilog” Чартарагет, 2012

4. Фонды оценочных средств *(указываются материалы, необходимые для проверки уровня знаний в соответствии с содержанием учебной программы дисциплины).*

4.1. Планы практических и семинарских занятий **Лаб.1.** Элементы анализа и синтеза цифровых комбинационных схем.

Лаб.2. Основные элементы цифровой логики и синтез комбинационных схем.

Лаб.3. Измерение параметров цифровых интегральных схем и исследование формирователей импульсов на их основе.

Лаб.4. Исследование триггерных схем.

Лаб.5. Исследование регистров.

Лаб.6. Счетчики и делители частоты.

4.7.. Перечень экзаменационных вопросов

1. Логические элементы (логическое умножение, И), дизъюнкция (логическое сложение, ИЛИ), отрицание (НЕ) и сложение по модулю 2 (исключающее ИЛИ)
2. Характеристики быстродействия логических микросхем.
3. Определение помехоустойчивости по амплитудной передаточной характеристике.
4. Реализация DFF управляемой положительным уровнем CLK на MOS-транзисторах (на основе TG-Master & Slave structure). Описание работы.
5. Реализация DFF управляемой отрицательным уровнем CLK на MOS-транзисторах (на основе TG-Master & Slave structure). Описание работы.

6. Реализация защелки, управляемой положительным уровнем CLK, на MOS-транзисторах (на основе TG). Описание работы.
7. Реализация защелки, управляемой отрицательным уровнем CLK, на MOS-транзисторах (на основе TG). Описание работы.
8. Синхронизируемый уровнем статический RS-триггер.
9. Двухступенчатый RS-триггер. Счетный режим триггера.
10. Принципиальная схема и работа JK-триггера.
11. Статический D-триггер.
12. Динамический D-триггер.
13. Параллельные регистры хранения данных.
14. Преобразование параллельных кодов в последовательные.
15. Преобразование последовательных кодов в параллельные.
16. Генератор псевдослучайной последовательности на сдвиговом регистре.
17. Суммирующие и вычитающие асинхронные счетчики.
18. Синхронные счетчики.
19. Делители частоты на сдвиговых регистрах.
20. Одноразрядный сумматор и полный сумматор.
21. Многоразрядный сумматор с последовательным переносом.
22. Сумматор с ускоренным переносом.
23. Схема вычитания двоичных чисел.
24. Умножение многоразрядных двоичных чисел.

5. Методический блок

5.1.Методика преподавания, обоснование выбора данной методики

5.2.Методические рекомендации для студентов

- 5.2.1. Методические указания по организации самостоятельной работы студентов при изучении конкретной дисциплины
- 5.2.2. Методические указания по подготовке к семинарским, практическим или лабораторным занятиям
- 5.2.3. Методические рекомендации по написанию самостоятельных работ, в том числе курсовых работ, рефератов, эссе и др.